

# 特許協力条約

PCT

特許性に関する国際予備報告（特許協力条約第二章）

（法第12条、法施行規則第56条）

〔PCT36条及びPCT規則70〕

REC'D 28 OCT 2005

WIPO

PCT

出願人又は代理人 の書類記号 P35000P0-471	今後の手続きについては、様式PCT/IPEA/416を参照すること。	
国際出願番号 PCT/JP2004/017268	国際出願日 (日.月.年) 19.11.2004	優先日 (日.月.年) 28.11.2003
国際特許分類 (IPC) Int.Cl. <sup>7</sup> G06K17/00, G06F3/08, G06F3/06, G06F3/00		
出願人 (氏名又は名称) 松下電器産業株式会社		

- この報告書は、PCT35条に基づきこの国際予備審査機関で作成された国際予備審査報告である。  
法施行規則第57条（PCT36条）の規定に従い送付する。
- この国際予備審査報告は、この表紙を含めて全部で 3 ページからなる。
- この報告には次の附属物件も添付されている。
  - ☒ 附属書類は全部で 15 ページである。
    - ☐ 補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関が認めた訂正を含む明細書、請求の範囲及び/又は図面の用紙（PCT規則70.16及び実施細則第607号参照）
    - ☐ 第I欄4.及び補充欄に示したように、出願時における国際出願の開示の範囲を超えた補正を含むものとこの国際予備審査機関が認定した差替え用紙
  - ☐ 電子媒体は全部で \_\_\_\_\_ (電子媒体の種類、数を示す)。  
配列表に関する補充欄に示すように、電子形式による配列表又は配列表に関連するテーブルを含む。  
(実施細則第802号参照)
- この国際予備審査報告は、次の内容を含む。
  - ☒ 第I欄 国際予備審査報告の基礎
  - ☐ 第II欄 優先権
  - ☐ 第III欄 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
  - ☐ 第IV欄 発明の単一性の欠如
  - ☒ 第V欄 PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
  - ☐ 第VI欄 ある種の引用文献
  - ☐ 第VII欄 国際出願の不備
  - ☐ 第VIII欄 国際出願に対する意見

国際予備審査の請求書を受理した日 04.08.2005	国際予備審査報告を作成した日 06.10.2005	
名称及びあて先 日本国特許庁 (IPEA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 大塚 良平	5B 8627 電話番号 03-3581-1101 内線 3546

様式PCT/IPEA/409 (表紙) (2005年4月)

## 第I欄 報告の基礎

1. 言語に関し、この予備審査報告は以下のものを基礎とした。

- ☐ 出願時の言語による国際出願
- ☐ 出願時の言語から次の目的のための言語である \_\_\_\_\_ 語に翻訳された、この国際出願の翻訳文
- ☐ 国際調査 (PCT規則12.3(a)及び23.1(b))
- ☐ 国際公開 (PCT規則12.4(a))
- ☐ 国際予備審査 (PCT規則55.2(a)又は55.3(a))

2. この報告は下記の出願書類を基礎とした。(法第6条(PCT14条)の規定に基づく命令に回答するために提出された差替え用紙は、この報告において「出願時」とし、この報告に添付していない。)

☐ 出願時の国際出願書類

☒ 明細書

第 1, 8-45 \_\_\_\_\_ ページ、出願時に提出されたもの

第 2, 3, 4, 5, 6, 7, 7/1 \_\_\_\_\_ ページ\*, 04.08.2005 付けで国際予備審査機関が受理したもの

第 \_\_\_\_\_ ページ\*, \_\_\_\_\_ 付けで国際予備審査機関が受理したもの

☒ 請求の範囲

第 8, 13-15, 20 \_\_\_\_\_ 項、出願時に提出されたもの

第 \_\_\_\_\_ 項\*, PCT19条の規定に基づき補正されたもの

第 1-7, 9-12, 16-19 \_\_\_\_\_ 項\*, 04.08.2005 付けで国際予備審査機関が受理したもの

第 \_\_\_\_\_ 項\*, \_\_\_\_\_ 付けで国際予備審査機関が受理したもの

☒ 図面

第 1-18 \_\_\_\_\_ ページ/図、出願時に提出されたもの

第 \_\_\_\_\_ ページ/図\*, \_\_\_\_\_ 付けで国際予備審査機関が受理したもの

第 \_\_\_\_\_ ページ/図\*, \_\_\_\_\_ 付けで国際予備審査機関が受理したもの

☐ 配列表又は関連するテーブル

配列表に関する補充欄を参照すること。

3. ☐ 補正により、下記の書類が削除された。

☐ 明細書 第 \_\_\_\_\_ ページ

☐ 請求の範囲 第 \_\_\_\_\_ 項

☐ 図面 第 \_\_\_\_\_ ページ/図

☐ 配列表 (具体的に記載すること) \_\_\_\_\_

☐ 配列表に関連するテーブル (具体的に記載すること) \_\_\_\_\_

4. ☐ この報告は、補充欄に示したように、この報告に添付されかつ以下に示した補正が出願時における開示の範囲を超えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c))

☐ 明細書 第 \_\_\_\_\_ ページ

☐ 請求の範囲 第 \_\_\_\_\_ 項

☐ 図面 第 \_\_\_\_\_ ページ/図

☐ 配列表 (具体的に記載すること) \_\_\_\_\_

☐ 配列表に関連するテーブル (具体的に記載すること) \_\_\_\_\_

\* 4. に該当する場合、その用紙に“superseded”と記入されることがある。

## 第V欄 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

## 1. 見解

新規性 (N)	請求の範囲 1-20	有
	請求の範囲	無
進歩性 (IS)	請求の範囲 1-20	有
	請求の範囲	無
産業上の利用可能性 (IA)	請求の範囲 1-20	有
	請求の範囲	無

## 2. 文献及び説明 (PCT規則 70.7)

文献1: JP 2002-109494 A (大日本印刷株式会社)、  
2002.04.12 【0018】—【0058】  
文献2: JP 2001-297316 A (三菱電機株式会社)、  
2001.10.26 【0028】—【0071】  
文献3: JP 2003-36205 A (松下電器産業株式会社)、  
2003.02.07 【0041】—【0043】

請求の範囲1-20に係る発明は、引用されたいずれの文献にも記載されておらず、当業者にとって自明な事項でもない。特に、請求の範囲1、18、19の「アクセス上限値を算出し～コマンドの種類に応じて～動作条件を設定」することは、引用されたいずれの文献にも記載されておらず、当業者にとって自明な事項でもない。

必要となる。従って、このメモ리카ードドライブを使用可能なPCは、メモ리카ードドライブへ800mA以上の電流を供給できるものに限定されることになる。

特許文献1:特開2002-189992号公報

特許文献2:特開2000-207137号公報

## 発明の開示

### 発明が解決しようとする課題

- [0006] しかしながら、供給できる電流量によって、接続可能な電気機器が限定されることは利用者にとって不便であり、接続される電気機器の供給可能な電流量に関わらず、使用可能なメモ리카ードドライブの要求がある。そこで本発明は、かかる問題点に鑑みてなされたものであり、接続される電気機器の供給可能な電流量に応じて、動作条件を変更し、消費電流を前記電気機器の供給可能な電流量以下に抑制することができる記録装置、メモ리카ードドライブデバイスを提供することを目的とする。

### 課題を解決するための手段

- [0007] 上記目的を達成するために本発明は、1以上の半導体メモリと、アクセス装置から当該記録装置へ供給される電流の上限値を取得する取得手段と、前記アクセス装置から、前記半導体メモリへの書き込みを指示するライトコマンド及び前記半導体メモリからの読み出しを指示するリードコマンドを含むコマンドのうちの少なくとも何れかを取得するコマンド取得手段と、前記アクセス装置から電流の供給を受け、制御信号に従って、前記半導体メモリにアクセスするアクセス手段と、取得した前記上限値から、前記半導体メモリ及びアクセス手段以外の各部により消費される電流値を差し引いたアクセス上限値を算出し、算出したアクセス上限値を用いて、取得された前記コマンドの種類に応じて、前記アクセス手段及び前記半導体メモリの動作条件を設定し、取得された前記コマンドと設定された前記動作条件とに基づいて、前記制御信号を生成し、生成した制御信号を出力する制御手段とを備えることを特徴とする記録装置である。
- [0008] ここで、後述する実施の形態において、制御手段とは、並列制御部、制御情報記憶部及びクロック制御部に相当する。また、制御信号とは、書き込み指示、読み出し指示及びクロック信号に相当する。

## 発明の効果

[0009] この構成によって、本発明の記録装置は、前記アクセス装置から取得する上限値から算出したアクセス上限値に基づいて動作条件を設定する。従って、適切な動作条件を設定することによって、前記アクセス装置から供給可能な電流の範囲内で、半導体メモリにアクセスを行うことができる。

前記記録装置において、前記制御手段は、予め、前記アクセス手段及び各半導体メモリの消費する消費電流値を前記コマンドの種類ごとに記憶しており、前記アクセス上限値と前記消費電流値とを用いて、前記コマンドの種類と対応する動作条件を設定することを特徴とする。

[0010] この構成によると、前記制御手段は、コマンドと対応する動作条件を設定する。つまり、前記制御手段は、前記アクセス装置から出力されるコマンドによって、半導体メモリ及びアクセス手段の消費する電力が異なる場合、コマンド毎に最適な動作条件を設定することができる。従って、前記アクセス手段は、コマンド毎に最適の動作条件で、前記半導体メモリへアクセスすることができる。

[0011] 前記記録装置において、前記制御手段は、当該記録装置の備えている半導体メモリの総数以下の並列個数の前記半導体メモリを、並行して動作させる前記動作条件を設定し、前記コマンドと前記動作条件とに基づいて、前記並列個数の前記半導体メモリへのアクセスを指示する制御信号を、前記アクセス手段へ出力し、前記アクセス手段は、前記並列個数の前記半導体メモリへアクセスすることを特徴とする。

[0012] この構成によると、前記制御手段は、当該記録装置の備えている半導体メモリの総数以下の並列個数の前記半導体メモリが、並行して動作するような前記動作条件を設定する。つまり、並行して動作する前記半導体メモリの個数を制限する。前記記録装置の消費する電流値は、並行して動作する半導体メモリの個数に対応している。従って、並行して動作する半導体メモリの個数を制限することにより、前記記録装置の消費する電流値を、確実に制限することができる。

[0013] 前記消費電流値は、1個の前記半導体メモリを動作させる際に、前記アクセス手段及び前記半導体メモリの消費する電流値であり、前記記録装置を構成する前記制御手段は、前記アクセス上限値を前記消費電流値で除算して得られた商を前記並列個

数として算出することを特徴とする。

この構成によると、前記制御手段は、前記アクセス上限値を前記消費電流値で除算することで、簡単に前記並列個数を算出することができる。

- [0014] 前記記録装置において、前記アクセス手段は、前記半導体メモリと同数のアクセス部を含んで構成され、各アクセス部は、各半導体メモリと対応しており、前記制御手段は、前記並列個数と同数のアクセス信号を含んで構成される前記制御信号を生成し、各アクセス信号は、それぞれ異なるアクセス部に、対応する半導体メモリへのアクセスを指示するものであり、前記請求項手段は、生成した各アクセス信号を、対応するアクセス部へ出力し、前記アクセス信号を受け取ったアクセス部は、受け取ったアクセス信号に従って、対応する半導体メモリへアクセスすることを特徴とする。
- [0015] この構成によると、前記制御手段は、各アクセス信号を、それぞれ異なるアクセス部へ出力し、アクセス信号を受け取ったアクセス部は、対応する半導体メモリへアクセスするため、各アクセス手段へ順番にアクセス指示を出力することにより、当該記録装置の備える半導体メモリに順番にデータを書き込み、各半導体メモリ記憶しているデータの量のある程度均一にすることができる。このようにすることで、並行動作できる半導体メモリの個数が減少することを防ぐことができる。従って、当該記録装置のアクセス速度の低下を防ぐことができる。
- [0016] また、本発明の記録装置において、前記制御手段は、前記半導体メモリの最大動作周波数以下のメモリ周波数で前記半導体メモリを動作させる前記動作条件を設定し、前記動作条件を設定し、前記コマンドと前記動作条件に基づいて、前記メモリ周波数と同一の周波数のクロック信号を生成し、生成したクロック信号を含む前記制御信号を、前記アクセス手段へ出力し、前記アクセス手段は、前記制御手段から受け取ったクロック信号を、前記半導体メモリへ出力し、前記半導体メモリへアクセスすることを特徴とする。
- [0017] この構成によると、前記アクセス手段は、前記半導体メモリの最大動作周波数以下のメモリ周波数と同一の周波数のクロック信号を、前記半導体メモリへ出力し、前記半導体メモリへアクセスする。前記半導体メモリは、前記アクセス手段から受け取ったクロック信号に合わせて動作するため、クロック信号の周波数を小さくすると、前記半導

下に抑制することができる。

- [0018] 本発明において、前記制御手段は、各半導体メモリが前記最大周波数で動作した場合の、前記アクセス手段及び当該半導体メモリの消費する最大電流値を前記消費電流値として記憶しており、前記最大周波数と前記最大電流値の比率と前記アクセス上限値とを用いて、前記メモリ周波数を算出することを特徴とする。

この構成によると、前記制御手段は、前記最大周波数と前記最大電流値の比率と前記アクセス上限値とを用いて、容易に前記動作周波数を算出することができる。

- [0019] 前記記録装置を構成する前記制御手段は、前記最大電流値に加えて前記最大動作周波数を予め記憶していることを特徴とする。

この構成によると、前記制御手段は、前記最大電流値に加えて前記最大動作周波数を予め記憶しているため、迅速に前記動作周波数を算出することができる。

また、前記制御手段は、読み出しを指示する前記リードコマンドに対応する前記消費電流値を記憶しており、読み出しを指示する前記リードコマンドに対応して、前記メモリ周波数で前記半導体メモリを動作させる前記動作条件を設定する。

- [0020] この構成では、前記制御手段は、読み出しを指示する前記コマンドに対応して、前記メモリ周波数で前記半導体メモリが動作するような前記動作条件を設定し、前記半導体メモリは、前記メモリ周波数と同一の動作周波数で読み出しの動作を行う。半導体メモリにデータを書き込む際には、一定量の電子注入が必要であり、周波数と消費電流値に相関関係はないため、動作周波数を変更しても、消費電流値の削減にはつながらない。従って、前記アクセス装置から、読み出しを指示するコマンドを受け取った場合に、前記メモリ周波数で、読み出し動作を行うことで、当該記憶装置の消費電流値を減少させることができる。

- [0021] 前記記録装置の前記制御手段は、分周器を備え、分周器を用いて、前記メモリ周波数と同一の周波数のクロック信号を生成し、生成したクロック信号を含む制御信号を出力することを特徴とする。

この構成では、前記制御手段は、分周器を用いて、容易にクロック信号の周波数を変更することができる。

- [0022] また、前記制御手段は、PLL (Phase Lock Loop) を備えており、前記PLLを用

いて、前記メモリ周波数と同一の周波数のクロック信号を生成し、生成したクロック信号を含む制御信号を出力することを特徴とする構成であってもよい。

この構成によると、前記制御手段は、PLLを用いて、クロック信号の周波数を、連続的に変更することができる。従って、前記アクセス上限値と前記コマンド取得手段が取得したコマンドに応じた最適な周波数のクロック信号を生成し、出力することができる。

[0023] 本発明の記録装置において、前記制御手段は、当該記録装置の備えている半導体メモリの総数以下の並列個数の前記半導体メモリを、並行して動作させる第1の動作条件及び前記半導体メモリの最大動作周波数以下の動作周波数で前記半導体メモリを動作させる第2の動作条件を前記動作条件として設定し、前記コマンド取得手段により取得されるコマンドの種類に基づいて、前記第1及び第2の動作条件のうち少なくとも一方を採用し、採用した前記動作条件に基づく前記制御信号を生成することを特徴とする。

[0024] この構成によると、前記第1及び第2の動作条件のうち少なくとも一方を採用し、採用した前記動作条件に基づく制御信号を出力する。これにより、前記制御手段は、前記並行動作数、半導体メモリの動作周波数のうち、何れか一方、又は両方を変更することで、前記アクセス上限値以下の電流の範囲内で最適の動作条件を設定することができる。従って、前記アクセス手段は、前記アクセス上限値以下の電流を最大限に活用し、高速に前記半導体メモリにアクセスすることができる。

[0025] 本発明の記録装置を構成する前記半導体メモリは、フラッシュメモリであることを特徴とする。フラッシュメモリは、現在、広く普及しており、既に数多くの生産実績がある。従って、この構成の前記記録装置は、容易に生産可能である。本発明の記録装置を構成する前記半導体メモリは、不揮発性磁気メモリであってもよい。

[0026] 不揮発性磁気メモリは、高速にデータを入出力することができる。また、電荷ではなく、電子スピンによってデータを保持するため、半永久的な記録保持時間を実現できる。従って、この構成によると、前記記録装置は、記録保持性能に優れ、より高速に



データにアクセスを行うことができる。

本発明において、前記取得手段は、前記上限値をATA(AT Attachment)規格に準拠するSet Featuresコマンドにより取得することを特徴とする。

[0027] この構成によると、本発明の記録装置は、ATA規格に準拠した各種の電気機器において、使用することができる。

本発明の記録装置を構成する半導体メモリは可搬型であり、当該記録装置に着脱可能であり、前記取得手段と前記読書手段と前記制御手段とは、前記記録媒体に情報の読出及び書き込みを行うメモリカードドライブデバイスを構成することを特徴とする。

[0028] この構成によると、前記記録装置は、可搬型半導体メモリとメモリカードドライブデバイスからなる。従って、既に市販のメモリカードを前記可搬型半導体メモリとして利用することにより、前記メモリカードドライブデバイスは、既存のメモリカードを利用して高速にデータの入出力を行うことが可能になる。

前記制御手段は、クロック信号を含む前記制御信号を出力し、前記アクセス手段は、アクセスする半導体メモリにのみ前記クロック信号を供給し、アクセスをしていない半導体メモリへの前記クロック信号の供給を停止することを特徴とする記録装置である。

[0029] この構成によると、前記アクセス手段は、アクセスをしていない半導体メモリへの前記クロック信号の供給を停止する。前記可搬型の半導体メモリとして、既存のメモリカードを使用する場合、これらのメモリカードは、一般に、制御部、記憶部を含んで構成される。メモリカードの制御部は、データへのアクセス要求を受けない場合であっても、クロック信号を受け取ると、所定の動作を行い電力を消費する。従って、前記アクセス手段が、アクセスをしていないメモリカードへクロック信号の供給を停止することにより、これらのメモリカードの制御部により消費される電力を抑制することができる。

#### 図面の簡単な説明

[0030] [図1]メモリカード300の使用例を示す。

[図2]ビデオカメラ200の構成を示すブロック図である。

[図3]PC100の構成を示すブロック図である。

[図4]PC100とメモ리카ード300との間で授受されるATAコマンドの構成の一例を示

### 請求の範囲

- [1] (補正後) 記録装置であって、  
1以上の半導体メモリと、  
アクセス装置から当該記録装置へ供給される電流の上限値を取得する取得手段と、  
前記アクセス装置から、前記半導体メモリへの書き込みを指示するライトコマンド及び前記半導体メモリからの読み出しを指示するリードコマンドを含むコマンドのうちの少なくとも何れかを取得するコマンド取得手段と、  
前記アクセス装置から電流の供給を受け、制御信号に従って、前記半導体メモリにアクセスするアクセス手段と、  
取得した前記上限値から、前記半導体メモリ及びアクセス手段以外の各部により消費される電流値を差し引いたアクセス上限値を算出し、算出したアクセス上限値を用いて、取得された前記コマンドの種類に応じて、前記アクセス手段及び前記半導体メモリの動作条件を設定し、  
取得された前記コマンドと設定された前記動作条件とに基づいて、前記制御信号を生成し、生成した制御信号を出力する制御手段と  
を備えることを特徴とする記録装置。
- [2] (補正後) 前記制御手段は、予め、前記アクセス手段及び各半導体メモリの消費する消費電流値を、前記コマンドの種類ごとに記憶しており、前記アクセス上限値と前記消費電流値とを用いて、前記コマンドの種類と対応する動作条件を設定することを特徴とする請求項1に記載の記録装置。
- [3] (補正後) 前記制御手段は、当該記録装置の備えている半導体メモリの総数以下の並列個数の前記半導体メモリを、並行して動作させる前記動作条件を設定し、  
前記コマンドと前記動作条件とに基づいて、前記並列個数の前記半導体メモリへのアクセスを指示する制御信号を、前記アクセス手段へ出力し、  
前記アクセス手段は、前記並列個数の前記半導体メモリへアクセスすることを特徴とする請求項2に記載の記録装置。
- [4] (補正後) 前記消費電流値は、1個の前記半導体メモリを動作させる際に、前記アク

セス手段及び前記半導体メモリの消費する電流値であり、

前記制御手段は、前記アクセス上限値を前記消費電流値で除算して得られた商を  
前記並

列個数として算出する

ことを特徴とする請求項3に記載の記録装置。

- [5] (補正後) 前記アクセス手段は、前記半導体メモリと同数のアクセス部を含んで構成され、各アクセス部は、各半導体メモリと対応しており、

前記制御手段は、前記並列個数と同数のアクセス信号を含んで構成される前記制御信号を生成し、

各アクセス信号は、それぞれ異なるアクセス部と、対応する半導体メモリへのアクセスを指示するものであり、

前記請求項手段は、生成した各アクセス信号を、対応するアクセス部へ出力し、

前記アクセス信号を受け取ったアクセス部は、受け取ったアクセス信号に従って、対応する半導体メモリへアクセスする

ことを特徴とする請求項4に記載の記録装置。

- [6] (補正後) 前記制御手段は、前記半導体メモリの最大動作周波数以下のメモリ周波数で前記半導体メモリを動作させる前記動作条件を設定し、

前記コマンドと前記動作条件に基づいて、前記メモリ周波数と同一の周波数のクロック信号を生成し、生成したクロック信号を含む前記制御信号を、前記アクセス手段へ出力し、

前記アクセス手段は、前記制御手段から受け取ったクロック信号を、前記半導体メモリへ出力し、前記半導体メモリへアクセスする

ことを特徴とする請求項2に記載の記録装置。

- [7] (補正後) 前記制御手段は、各半導体メモリが前記最大周波数で動作した場合の、前記アクセス手段及び当該半導体メモリの消費する最大電流値を前記消費電流値として記憶しており、前記最大周波数と前記最大電流値の比率と前記アクセス上限値とを用いて、前記メモリ周波数を算出する

ことを特徴とする請求項6に記載の記録装置。

- [8] 前記制御手段は、前記最大電流値に加えて前記最大動作周波数を予め記憶してい

る

ことを特徴とする請求項7に記載の記録装置。

- [9] (補正後) 前記制御手段は、読み出しを指示する前記リードコマンドに対応する前記消費電流値を記憶しており、読み出しを指示する前記リードコマンドに対応して、前記メモリ周波数で前記半導体メモリを動作させる前記動作条件を設定する

ことを特徴とする請求項6に記載の記録装置。

- [10] (補正後) 前記制御手段は、分周器を備え、分周器を用いて、前記メモリ周波数と同一の周波数のクロック信号を生成し、生成したクロック信号を含む制御信号を出力する

ことを特徴とする請求項6に記載の記録装置。

- [11] (補正後) 前記制御手段は、PLL(Phase Lock Loop)を備えており、前記PLLを用いて、前記メモリ周波数と同一の周波数のクロック信号を生成し、生成したクロック信号を含む制御信号を出力する

ことを特徴とする請求項6に記載の記録装置。

- [12] (補正後) 前記制御手段は、当該記録装置の備えている半導体メモリの総数以下の並列個数の前記半導体メモリを、並行して動作させる第1の動作条件及び前記半導体メモリの最大動作周波数以下の動作周波数で前記半導体メモリを動作させる第2の動作条件を前記動作条件として設定し、

前記コマンド取得手段により取得されるコマンドの種類に基づいて、前記第1及び第2の動作条件のうち少なくとも一方を採用し、採用した前記動作条件に基づく前記制御信号を生成する

ことを特徴とする請求項2に記載の記録装置。

- [13] 前記半導体メモリは、フラッシュメモリである

ことを特徴とする請求項2に記載の記録装置。

- [14] 前記半導体メモリは、不揮発性磁気メモリである

ことを特徴とする請求項2に記載の記録装置。

- [15] 前記取得手段は、前記上限値をATA(AT Attachment)規格に準拠するSet Featuresコマンドにより取得する

ことを特徴とする請求項1に記載の記録装置。

- [16] (補正後) 前記半導体メモリは可搬型であり、当該記録装置に着脱可能であり、前記取得手段と前記読書手段と前記制御手段とは、前記記録媒体に情報の読出及び書き込みを行うメモリカードドライブデバイスを構成する

ことを特徴とする請求項1に記載の記録装置。

[17] (補正後) 前記制御手段は、クロック信号を含む前記制御信号を出力し、



前記アクセス手段は、アクセスする半導体メモリにのみ前記クロック信号を供給し、アクセスをしていない半導体メモリへの前記クロック信号の供給を停止することを特徴とする請求項15に記載の記録装置。

- [18] (補正後) 1以上の半導体メモリを備える記録装置において用いられるアクセス方法であって、

アクセス装置から当該記録装置へ供給される電流の上限値を取得する取得ステップと、

前記アクセス装置から、前記半導体メモリへの書き込みを指示するライトコマンド及び前記半導体メモリからの読み出しを指示するリードコマンドを含むコマンドのうちの少なくとも何れかを取得するコマンド取得ステップと、

前記アクセス装置から電流の供給を受け、制御信号に従って、前記半導体メモリにアクセスするアクセスステップと、

取得した前記上限値から、前記半導体メモリ及びアクセス手段以外の各部により消費される電流値を差し引いたアクセス上限値を算出し、算出したアクセス上限値を用いて、取得された前記コマンドの種類に応じて、前記アクセス手段及び前記半導体メモリの動作条件を設定し、

取得された前記コマンドと設定された前記動作条件とに基づいて、前記制御信号を生成し、生成した制御信号を出力する制御ステップと

を備えることを特徴とするアクセス方法。

- [19] (補正後) 1以上の半導体メモリを備える記録装置において用いられるアクセスプログラムであって、

アクセス装置から当該記録装置へ供給される電流の上限値を取得する取得ステップと、

前記アクセス装置から、前記半導体メモリへの書き込みを指示するライトコマンド及び前記半導体メモリからの読み出しを指示するリードコマンドを含むコマンドのうちの少なくとも何れかを取得するコマンド取得ステップと、

前記アクセス装置から電流の供給を受け、制御信号に従って、前記半導体メモリにアクセスするアクセスステップと、

取得した前記上限値から、前記半導体メモリ及びアクセス手段以外の各部により消費される電流値を差し引いたアクセス上限値を算出し、算出したアクセス上限値を用いて、取得された前記コマンドの種類に応じて、前記アクセス手段及び前記半導体メモリの動作条件を設定し、

取得された前記コマンドと設定された前記動作条件とに基づいて、前記制御信号を生成